



PATROCINAN:



INFORMACIÓN EN LÍNEA:

Web: <https://www.jornadassarteco.org>

Twitter: @sarteco2019

Guía online

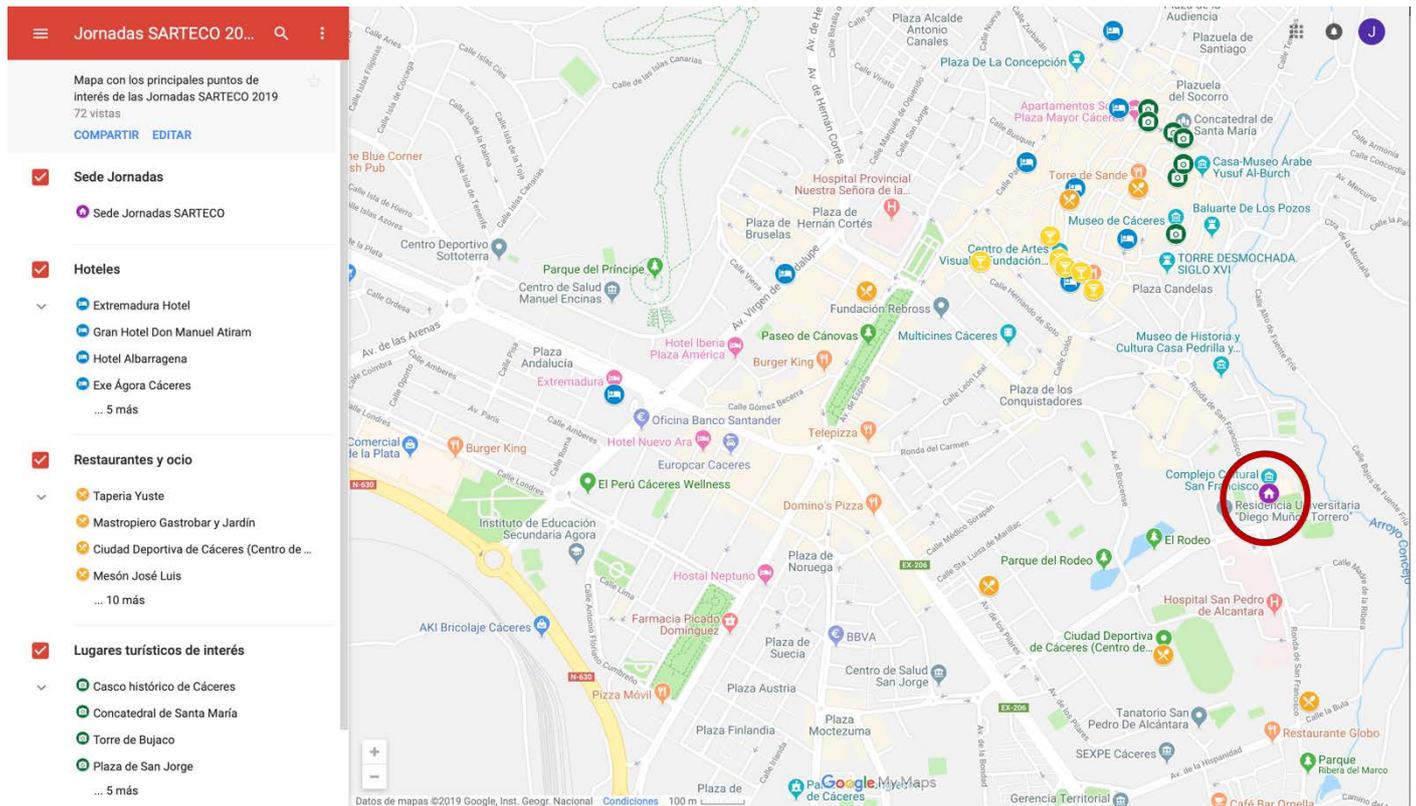
Mapa interactivo

Actas



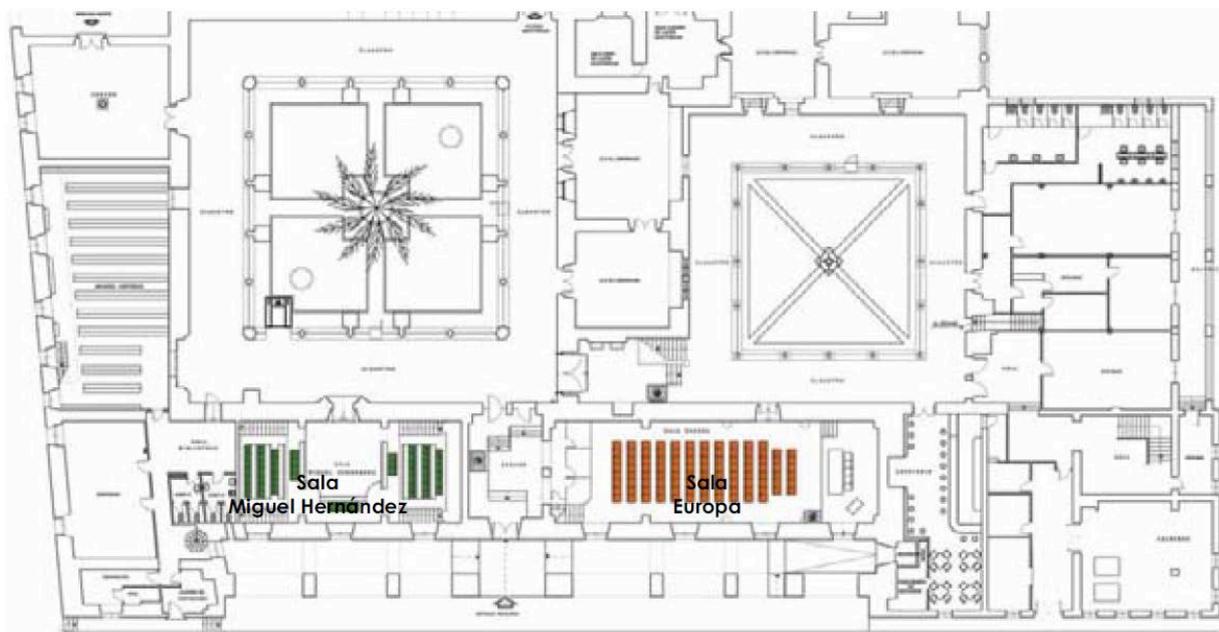


UBICACIÓN:

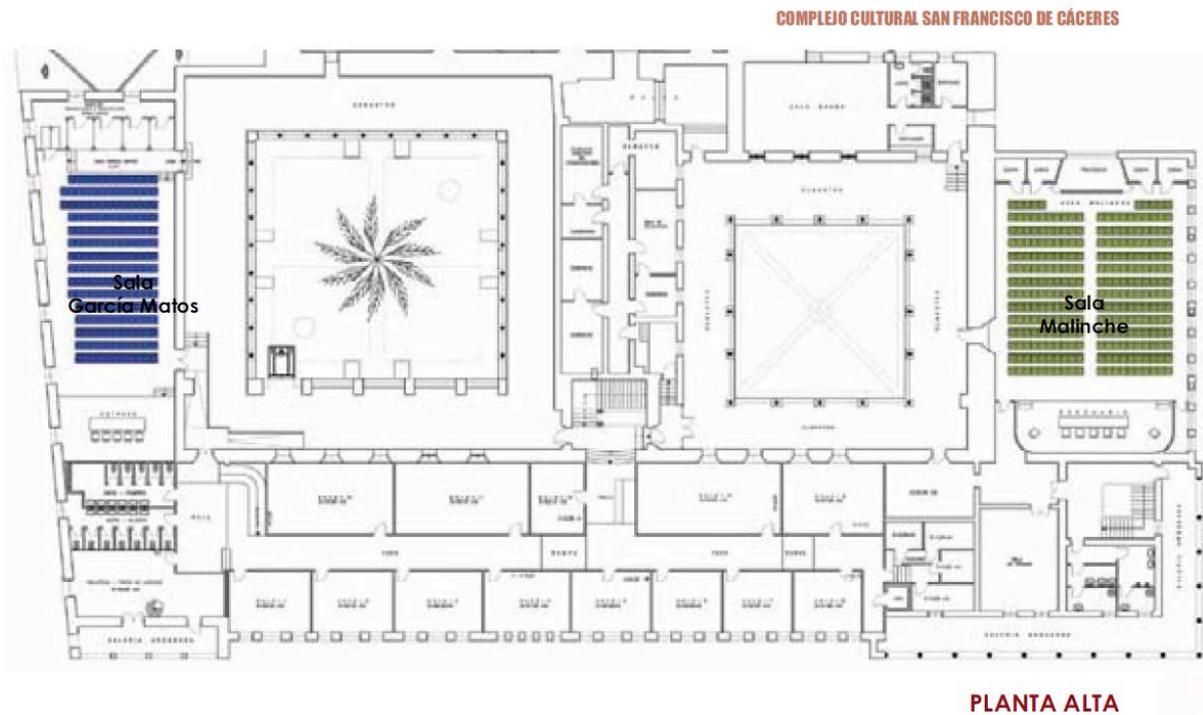


Sede: Complejo Cultural San Francisco, Centro de congresos y exposiciones
Ronda de San Francisco, 15, 10002 Cáceres
Tlf.: 927 25 55 78
Email: imgil@dip-caceres.es

COMPLEJO CULTURAL SAN FRANCISCO DE CÁCERES

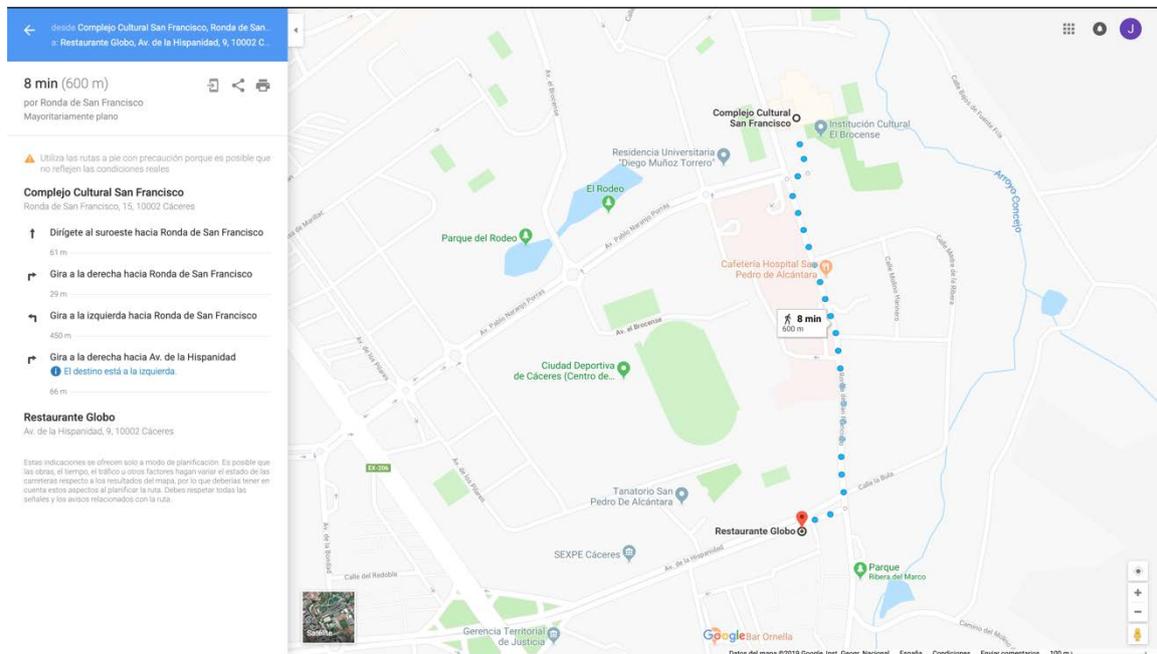


PLANTA BAJA



Lugar de celebración de los almuerzos (miércoles, jueves y viernes):

Restaurante El Globo, Avda. de la Hispanidad, 9, 10002, Cáceres



ACTIVIDADES SOCIALES:

| EVENTO | HORARIO | COMENTARIOS |
|---|------------------------|--|
| Cocktail de Bienvenida | Miércoles 18, 21:00 | Gastro-Pub Mastropiero |
| Salida para visita guiada Casco Antiguo | Jueves 19, 19:00 | Punto encuentro: Plaza Mayor |
| Cena de gala | Jueves 19, 21:00 | Hotel NH Collection Cáceres Palacio de Oquendo |
| Excursión a Los Barruecos | Viernes 20, 17:30 | Punto encuentro: Complejo San Francisco |

PROGRAMA GENERAL – MIÉRCOLES 18:

| | | | |
|---------------------|---|--|---|
| 8:30 a 9:00 | Registro y acreditación (Secretaría técnica) | | |
| 9:00 a 9:30 | Inauguración, Lugar: Auditorio | | |
| 9:30 a 10:30 | Keynote 1: Francisco J. Gálvez Ramírez, Chair: Antonio J. Plaza Miguel. Lugar: Auditorio | | |
| 10:30 a 11:00 | Pausa Café (Claustro García Matos) | | |
| | JP: Redes y comunicaciones (I) Chair: Manuel P. Malumbres. Lugar: Sala García Matos | JP: Tecnologías clúster, plataformas distribuidas, BigData y Deep Learning (I). Chair: Miguel A. Vega-Rodríguez. Lugar: Sala Europa | JCER: Aplicaciones y retos de la sociedad (I). Chair: Juan A. Gómez Pulido. Lugar: Sala Miguel Hernández |
| | #17: Metodología para la Instrumentación de Simulaciones de Diseños Hardware en SystemVerilog. Juan-José Crespo, German Maglione-Mathey, José L. Sánchez, Francisco J. Alfaro-Cortés, Jesus Escudero-Sahuquillo, Pedro J. García y Francisco J. Quiles | #4: Uso de Composiciones Paralelas de Alto Nivel para el reconocimiento de secuencias ADN mediante una Red Neuronal Convocional. Mario Rossainz-López, Sarahi Zúñiga-Herrera, Ivo Pineda-Torres y Manuel I. Capel-Tuñón | #2: Implementación SoC de una aplicación de filtrado colaborativo. Francisco Pajuelo Holguera, Juan A. Gómez Pulido y Fernando Ortega Requena |
| 11:00 a 12:20 | #22: Node-type-based load-balancing routing for Parallel Generalized Fat-Trees. John Gliksberg, Jean-Noël Quintin y Pedro J. García | #9: Redes Neuronales Convolucionales para el Modelado del Rendimiento del Producto Matriz-Vector Disperso. Maria Barreda, Manuel F. Dolz, M. Asunción Castaño, Pedro Alonso-Jordá y Enrique S. Quintana-Ortí | #13: Integración de DVS en sistema empotrado basado en FPGA para clasificación visual de alta velocidad mediante acelerador de CNNs. Alejandro Linares-Barranco, Antonio Ríos-Navarro, Ricardo Tapiador-Morales, Claudio Amaya y Gabriel Jiménez |
| | #25: Un sistema de mensajería viable para comunidades aisladas basado en LoRa. Miguel Kiyoshi Nakamura Pinto, Pietro Manzoni, Carlos Tavares Calafate, Enrique Hernández-Orallo y Juan-Carlos Cano | #12: Simulador para la gestión de recursos de cómputo: evaluación de distintos métodos de selección. César Gómez-Martín y Miguel A. Vega-Rodríguez | #14: Análisis de una arquitectura segmentada para DNNs dispersas en sistemas empotrados. Adrián Alcolea, Javier Olivito, Javier Resano y Hortensia Mecha |
| | #41: Mejora de la Transmisión de Vídeo en Redes Vehiculares mediante Calidad de Servicio. P. Pablo Garrido Abenza, Pablo Piñol Peral, Manuel P. Malumbres y Otoniel López Granado | #21: Algoritmo descentralizado para la asignación de servicios en arquitecturas de Fog Computing basado en un proceso expansivo de migración de instancias. Isaac Lera, Carlos Guerrero y Carlos Juiz | #20: Modelado y caracterización del flujo de tráfico en entornos urbanos. Jorge Luis Zambrano-Martínez, Carlos Tavares Calafate, David Soler, Juan-Carlos Cano y Pietro Manzoni |
| 12:20 a 12:30 | Descanso / Cambio de sala | | |

| | | | |
|---------------------|--|--|--|
| | <p>JP: Redes y comunicaciones (II) Chair: Francisco J. Quiles. Lugar: Sala García Matos</p> | <p>JP: Tecnologías clúster, plataformas distribuidas, BigData y Deep Learning (II). Chair: Enrique S. Quintana-Ortí. Lugar: Sala Europa</p> | <p>JCER: Aplicaciones y retos de la sociedad (II). Chair: Francisco J. Martínez. Lugar: Sala Miguel Hernández</p> |
| 12:30 a 13:50 | <p>#46: OPASim: un simulador para redes de interconexión de OPA con soporte de QoS. Javier Cano-Cano, Francisco J. Alfaro, José L. Sánchez, Guillermo Fernández y Francisco J. Andújar</p> | <p>#28: Un Simulador de Paralelismo de Modelo para Redes Neuronales. Adrián Castelló, Manuel F. Dolz, Enrique S. Quintana-Ortí y José Duato</p> | <p>#39: Medición de la eficiencia industrial mediante dispositivos de bajo coste. Angel C. Herrero, Francisco J. Martínez, Piedad Garrido y Julio A. Sangüesa</p> |
| | <p>#63: Modelado de Cargas de Trabajo de Aplicaciones en Herramientas de Simulación de Redes de Data-Center. Luis Gonzalez-Naharro, Jesus Escudero-Sahuquillo, Pedro J. García, Francisco J. Quiles, José Duato, Wenhao Sun, Xiang Yu y Hewen Zheng</p> | <p>#29: Preparing and managing an HPC Cluster: Lessons learned. Eduardo José Gómez-Hernández y José Manuel García</p> | <p>#44: Implementación de un algoritmo de filtrado de terreno a partir de datos LiDAR sobre SoC Zynq. Álvaro Vázquez Álvarez, Jorge Martínez Sánchez, David López Vilariño, Francisco Fernández Rivera, José Carlos Cabaleiro y Tomás Fernández Pena</p> |
| | <p>#68: Enhanced User Association in Software-Defined WLANs for AP and Channel Load Balancing. Blas Gómez, Estefanía Coronado, José Villalón, Roberto Riggio y Antonio Garrido</p> | <p>#43: Evaluación de Prestaciones de Raspberry Pi para Entornos Fog Virtualizados. Javier Cimas, Carmen Carrión y M. Blanca Caminero</p> | <p>#47: Uso de Redes Neuronales en Procedimientos de Aproximación Final de Aeronaves. Guillermo Tomás Fernández Martín, Pablo Olivas Auñón, Aurelio Bermúdez Marín y Rafael Casado González</p> |
| | <p>#70: Control de Congestión Eficiente para Redes HPC con Encaminamiento Adaptativo. Jose Rocher-González, Jesus Escudero-Sahuquillo, Pedro J. García y Francisco J. Quiles</p> | <p>#53: Una nueva plataforma social para el procesamiento de imágenes hiperespectrales de manera masiva. Miguel Blanco, Mercedes E. Paoletti, Juan M. Haut, Javier Plaza y Antonio Plaza</p> | <p>#50: Detección de Colisiones entre Aeronaves mediante Redes Neuronales. Pablo Olivas Auñón, Guillermo Tomás Fernández Martín, Rafael Casado González y Aurelio Bermúdez Marín</p> |
| 13:50 a 15:50 | <p>Almuerzo (Restaurante Globo, ubicado a pocos minutos caminando desde el Complejo Cultural San Francisco)</p> | | |
| | <p>JP: Aplicaciones de la computación de altas prestaciones (I) Chair: Dora B. Heras. Lugar: Sala García Matos</p> | <p>JP: Tecnologías clúster, plataformas distribuidas, BigData y Deep Learning (III). Chair: Jesús Carretero. Lugar: Sala Europa</p> | <p>JCER: Arquitecturas, diseños de referencia y plataformas. Chair: Alejandro Serrano Cases. Lugar: Sala Miguel Hernández</p> |
| 15:50 a 17:30 | <p>#1: Computación eficiente de perfiles de difusión para la extracción de información espectral-espacial. Álvaro Acción, Dora B. Heras y Francisco Argüello</p> | <p>#61: Implementación de metaheurísticas paralelas en entornos cloud. Diego Teijeiro, Patricia González, Xoán C. Pardo y Ramón Doallo</p> | <p>#16: Mejora de un Código de Corrección de Errores para tolerar fallos adyacentes bidimensionales. Joaquín Gracia-Morán, Luis J. Saiz-Adalid, Daniel Gil-Tomás, Juan C. Baraza-Calvo y Pedro J. Gil-Vicente</p> |
| | <p>#11: Taxonomía de Algoritmos Evolutivos Multiobjetivo Paralelos: Una Visión Intra-Algorítmica. Sergio Santander-Jiménez y Miguel A. Vega-Rodríguez</p> | <p>#65: BETi: Sistema para la gestión y procesamiento de datos masivos LiDAR. David Deibe, Margarita Amor y Ramón Doallo</p> | <p>#42: Diseño de una Arquitectura de Flujo de Datos para la Estimación de Movimiento en Tiempo Real Mediante la Técnica de Búsqueda Exhaustiva de Macrobloques. Eduardo Serrano, Jesús Barba, Julián Caba, M. Soledad Escolar, Manuel J. Abaldea, Fernando Rincón y Juan Carlos López</p> |
| | <p>#40: Sobre el paralelismo anidado de tareas en la factorización LU de Matrices Jerárquicas. Rocío Carratalá-Sáez y Enrique S. Quintana-Ortí</p> | <p>#79: Una única arquitectura neuronal profunda para eliminar ruido en imágenes hiperespectrales. Alessandro Maffei, Mercedes E. Paoletti, Juan M. Haut, Javier Plaza, Lorenzo Bruzone y Antonio Plaza</p> | <p>#54: FPGA Firmware description for IMaX+/SCIP Camera. Manuel Rodríguez, Eduardo Magdaleno, David Hernández, María Balaguer Jiménez, Daniel Álvarez, David Orozco Suarez, Antonio C. López Jiménez, José Carlos del Toro Iniesta, Basilio Ruiz Cobo y Yukio Katsukawa</p> |
| | <p>#57: Análisis y estudio de prestaciones de sistemas de codificación hardware/software para el HEVC: escenario Intra. Rubén Miguélez-Tercero, Damián Ruiz-Coll, Gerardo Fernández-Escribano y Pedro Cuenca</p> | <p>#88: Framework escalable para monitorización y planificación de aplicaciones paralelas. Alberto Cascajo, David E. Singh y Jesús Carretero</p> | <p>#55: Estrategia multi-hilo para la mitigación de fallos software inducidos por radiación en sistemas empotrados carentes de sistema operativo. Alejandro Serrano-Cases, Leonardo Maria Reyneri, Sergio Cuenca-Asensi y Antonio Martínez-Álvarez</p> |
| | <p>#67: Caracterización vial en base a nubes de puntos LiDAR terrestre con MPI. Alberto Manuel Esmorís, José Carlos Cabaleiro, David L. Vilariño y Francisco F. Rivera</p> | | <p>#56: Ordenamiento de canales del sensor GSENSE400 en modo STD para el instrumento IMaX+. Eduardo Magdaleno, Manuel Rodríguez, David Hernández, María Balaguer Jiménez, David Orozco Suarez, Daniel Álvarez, Antonio C. López Jiménez, José Carlos del Toro Iniesta y Basilio Ruiz Cobo</p> |

| | | | |
|---------------------|---|--|--|
| 17:30 a 18:00 | Pausa Café (Claustro García Matos) | | |
| 18:00 a 18:50 | Concurso "Tu Tesis en 3 Minutos" (T3M), Lugar: Sala García Matos | | |
| 18:50 a 19:30 | JP: Aplicaciones de la computación de altas prestaciones (II) Chair: Sergio Santander-Jiménez. Lugar: Sala García Matos | JP: Aplicaciones de la computación de altas prestaciones (III) Chair: Mercedes E. Paoletti. Lugar: Sala Europa | |
| | #30: Análisis Comparativo de Tecnologías GPGPU para Acelerar Funciones Objetivo: Parsimonia como Caso de Estudio. Sergio Santander-Jiménez, Miguel A. Vega-Rodríguez, Jorge Vicente-Viola y Leonel Sousa | #52: Nueva implementación paralela en GPUs del algoritmo pLSA para desmezclado de imágenes hiperespectrales. Jose A. Gallardo, Mercedes E. Paoletti, Juan M. Haut, Javier Plaza y Antonio Plaza | |
| | #33: Un nuevo enfoque para la visualización de datos de metilación del ADN: paralelización de la transformada wavelet en la GPU. Lisardo Fernández, Mariano Pérez y Juan M. Orduña | #76: Reorganización de matrices en algoritmos de barrido radial sobre Modelos Digitales del Terreno. Andrés Jesús Sánchez, Luis F. Romero, Siham Tabik y Gerardo Bandera | |
| 21:00 | Cóctel de Bienvenida (Mastropiero Gastrobar y Jardín, ubicado a pocos minutos caminando desde el Complejo Cultural San Francisco) | | |

PROGRAMA GENERAL – JUEVES 19:

| | | | |
|---------------------|--|--|---|
| 8:30 a 9:00 | Registro y acreditación (Secretaría técnica) | | |
| 9:00 a 10:20 | JP: Redes y comunicaciones (III) Chair: Carlos Tavares Calafate. Lugar: Sala García Matos | JP: Arquitecturas del subsistema de memoria y almacenamiento secundario. Chair: Víctor Viñals-Yúfera. Lugar: Sala Europa | JCER: Conectividad de sistemas. Chair: Juan Carlos Cano. Lugar: Sala Miguel Hernández |
| | #72: Metodología de selección de recursos de cómputo para entornos de Cloud Computing. Hugo Haurech y David la Red Martínez | #10: Aceleración del Análisis de Series Temporales en el Procesador Intel Xeon Phi KNL. Iván Fernández, Alejandro Villegas, Eladio Gutiérrez y Óscar Plata | #3: Protocolo de coordinación de enjambres de VANTs para misiones planificadas. Francisco Fabra, Pablo Reyes, Carlos Tavares Calafate, Juan Carlos Cano, Pietro Manzoni y William Zamora |
| | #73: Diseño de una aplicación de mensajería tolerante a desconexión. Juan Cúñez-Olalla, Jefferson Rodríguez-Sánchez, Jorge Herrera-Tapia, Leonardo Chancay-García, Enrique Hernández-Orallo, Carlos Tavares Calafate, Juan-Carlos Cano y Pietro Manzoni | #15: Particionado eficiente de cache en cluster para mejorar la justicia en procesadores multicore comerciales. Adrián García, Juan Carlos Sáez, Fernando Castro y Manuel Prieto | #26: Delegación de Autorización Perimetral para Dispositivos IoT. Elías Grande y Marta Beltrán |
| | #83: Gestión de la seguridad de las comunicaciones para entornos de HPC en centros de supercomputación. David Cortés Polo, Felipe Lemus Prieto, Jesús Calle Cancho, Luis Ignacio Jiménez y José Luis González Sánchez | #32: Tasa de aciertos ideal y predecible para la transposición de matrices en caches de datos. Alba Pedro-Zapater, Clemente Rodríguez, Juan Segarra, Rubén Gran Tejero y Víctor Viñals-Yúfera | #48: Desarrollo de un sistema para medición y registro de RSSI en invernaderos. Dora Cama-Pinto, Miguel Damas, Juan Antonio Holgado-Terriza, Francisco Gómez-Mula y Alejandro Cama-Pinto |
| | #85: Aplicación del coeficiente de correlación de Pearson en Cloud Computing para la optimización de CPU y ancho de banda. Sergi Vila Almenara, Fernando Guirado, Josep L. Llerida y Fábio Verdi | #87: FOS-Mt: Una Organización Eficiente de Cache para Aplicaciones Paralelas en Procesadores de Bajo Consumo. José Puche, Salvador Petit, María E. Gómez y Julio Sahuquillo | #74: Construyendo un dispositivo de Internet de las Cosas para el Hogar Conectado. Driss Iounes, Juan Manuel López-Torrallba, Pablo Pico-Valencia y Juan Antonio Holgado-Terriza |
| 10:30 a 11:30 | Keynote 2: Mikel Luján, Chair: Miguel A. Vega-Rodríguez. Lugar: Auditorio | | |
| 11:30 a 12:00 | Pausa Café (Claustro García Matos) | | |

| | | | |
|---------------------|--|--|---|
| | JP: Arquitecturas del procesador, multiprocesadores y chips multinúcleo (I) Chair: Ester Martín Garzón. Lugar: Sala García Matos | JP: Lenguajes, compiladores y herramientas de programación y ejecución paralela (I). Chair: Diego R. Llanos. Lugar: Sala Europa | JP: Evaluación de prestaciones. Chair: Josefa Díaz Álvarez. Lugar: Sala Miguel Hernández |
| 12:00 a 13:20 | #6: Estudio sobre la paralelización de modelos MOEAs de predicción terapéutica con Toxina Botulínica tipo A en migraña. Franklin Parrales Bravo, Alberto Del Barrio García y José Luis Ayala Rodrigo | #18: Tasks Fairness Scheduler for GPU. Bernabé López-Albelda, José M. González-Linares y Nicolás Guil | #8: Evaluación del módulo de estimación de movimiento basado en FPGA para el codificador de vídeo HEVC. Otoniel López-Granado, Roberto Gutiérrez, Estefanía Alcocer, Hector Migallón y Manuel P. Malumbres |
| | #19: Diseño de un semirrestador cuántico eficiente. Francisco J. Orts, Gloria Ortega y Ester Martín Garzón | #35: EngineCL: Usability and Performance in Heterogeneous Computing. Raúl Nozal y Jose Luis Bosque | #38: Eficiencia energética en Algoritmos Genéticos. Josefa Díaz Álvarez, Francisco Fernández de Vega, Juan Ángel García, Francisco Chávez y Jorge Alvarado |
| | #23: Análisis Energía-Tiempo de Redes Neuronales Convolucionales Distribuidas en Clusters Heterogéneos para clasificación de EEGs. Juan José Escobar, Julio Ortega, Miguel Damas, Rukiye Savran Kızıltepe y John Q. Gan | #36: Transferencias de datos asíncronas y transparentes en plataformas heterogéneas. Víctor Lara-Mongil, Ismael Taboada-Rodero, Eduardo Rodríguez-Gutierrez, Yuri Torres, Arturo Gonzalez-Escribano y Diego R. Llanos | #51: Finding energy efficient hardware configurations under a power cap. Alberto Cabrera, Francisco Almeida, Vicente Blanco y Dagoberto Castellanos-Nieves |
| | #31: Barreras Especulativas con Memoria Transaccional. Manuel Pedrero, Ricardo Quisilant, Eladio Gutiérrez, Emilio L. Zapata y Óscar Plata | #37: Mecanismo de equilibrado de carga en sistemas heterogéneos. Fernando Alonso, Arturo Gonzalez-Escribano, Yuri Torres y Diego R. Llanos | #62: PAS2P: Extendiendo análisis de aplicaciones paralela e irregulares. Felipe Tirado, Alvaro Wong, Dolores Rexachs y Emilio Luque |
| 13:30 a 15:30 | Almuerzo (Restaurante Globo, ubicado a pocos minutos caminando desde el Complejo Cultural San Francisco) | | |
| 15:30 a 16:30 | III Encuentro WSARTECO de investigadoras en TIC, Lugar: Sala Miguel Hernández | | |
| 16:30 a 17:00 | Pausa Café (Claustro García Matos) | | |
| 17:00 a 18:00 | Asamblea SARTECO, Lugar: Sala García Matos | | |
| 19:00 a 20:00 | Visita Guiada a la Ciudad Monumental de Cáceres (inicio en la Plaza Mayor de Cáceres) | | |
| 21:00 | Cena de Gala (Hotel NH Collection Palacio de Oquendo) | | |

PROGRAMA GENERAL – VIERNES 20:

| | | | |
|--------------------|---|---|--|
| 8:30 a 9:00 | Registro y acreditación (Secretaría técnica) | | |
| 9:00 a 10:20 | JP: Arquitecturas del procesador, multiprocesadores y chips multinúcleo (II) Chair: Juan Antonio Rico-Gallego. Lugar: Sala García Matos | JP: Lenguajes, compiladores y herramientas de programación y ejecución paralela (II). Chair: Miguel O. Martínez-Rach. Lugar: Sala Europa | JP: Docencia en Arquitectura y Tecnología de Computadores (I) Chair: Pilar M. Ortigosa. Lugar: Sala Miguel Hernández |
| | #34: CNN-Sim: Un Simulador de Arquitecturas para Procesamiento de Redes Neuronales Convolucionales. Francisco Muñoz-Martínez, José L. Abellán y Manuel E. Acacio | #66: Análisis combinado de texture y contrast masking en HEVC. Javier Ruiz Atencia, Otoniel López Granado, Manuel P. Malumbres y Miguel O. Martínez-Rach | #7: Generación automática de trabajos en grupo para asignaturas de Fundamentos de Computadores y Redes. Joaquín Entrialgo, Rubén Usamentiaga, Julio Molleda, María Teresa González y Daniel F. García |
| | #58: Evaluación de Rendimiento del Entrenamiento Distribuido de Redes Neuronales Profundas en Plataformas Heterogéneas. Sergio Moreno-Álvarez, Mercedes E. Paoletti, Juan M. Haut, Juan Antonio Rico-Gallego, Javier Plaza y Juan-Carlos Díaz-Martín | #71: Conversión de superficies NURBS a superficies Bézier en la GPU. Lois A. Gómez, Sergio Vázquez y Margarita Amor | #24: Herramienta software para la enseñanza del paralelismo a nivel de instrucciones (ILP). Manuel Rivas-Pérez, Manuel Domínguez-Morales, Alejandro Linares-Barranco y Antón Civit-Balcells |

| | | | |
|---------------|---|---|---|
| | #60: Análisis de rendimiento y eficiencia energética de arquitecturas ARM de bajo consumo. Pavel Nichita, Sergio Afonso, Alberto Cabrera, Francisco Almeida, Vicente Blanco y Dagoberto Castellanos-Nieves | #75: Aceleración de Time-Series sísmográficas en Python. Francisco López, Thomas Grass, Rafael Asenjo y Ángeles Navarro | #59: Aplicaciones de CHIP-8, una máquina virtual de finales de los 70, en los estudios actuales de Ingeniería Informática. Nicolás C. Cruz, Juana Lopez Redondo, José Domingo Álvarez y Pilar M. Ortigosa |
| | #64: Implementación de algoritmos de efectos de audio en tiempo real sobre procesador digital de señal. Francisco Jiménez-Fiérrez, Damián Ruiz-Coll, Gerardo Fernández-Escribano y Pedro Cuenca | #77: Medición de overheads para el uso eficiente de recursos en centros de computación de alto rendimiento. Javier Corral García, José Luis González Sánchez y Miguel Ángel Pérez Toledano | #81: Simulación de un procesador ARM para la enseñanza de Estructura de Computadores. Savins Puertas-Martín, Juan José Moreno, Francisco J. Orts, Nicolás C. Cruz, Juana Lopez Redondo, Ester Martín Garzón y Pilar M. Ortigosa |
| 10:30 a 11:30 | Keynote 3: María José Martín Santamaría, Chair: Javier Plaza Miguel, Lugar: Auditorio | | |
| 11:30 a 12:00 | Pausa Café (Claustro García Matos) | | |
| | JP: Aplicaciones de la computación de altas prestaciones (IV) Chair: Gloria Ortega. Lugar: Sala García Matos | JP: Lenguajes, compiladores y herramientas de programación y ejecución paralela (III). Chair: Rafael Asenjo. Lugar: Sala Europa | JP: Docencia en Arquitectura y Tecnología de Computadores (II) Chair: Francisco Fernández de Vega. Lugar: Sala Miguel Hernández |
| | #49: Copositividad de una matriz: retos computacionales. Eligius M.T. Hendrix, Leocadio G. Casado y Boglarka G.-Tóth | #78: Soporte OpenCL 2.0 para Intel TBB. Felipe Muñoz, Jose C. Romero, Alejandro Villegas, Ángeles Navarro, Andrés Rodríguez y Rafael Asenjo | #5: Saliendo del bucle. Francisco Fernández de Vega |
| 12:00 a 13:00 | #80: On parallelizing Set Inversion by Interval Analysis. Konstantinos Nasiotis, Daniel López, Stavros P. Adam y Leocadio G. Casado | #82: Parallel Image Processing Using a Pure Topological Framework. Fernando Diaz-del-Rio, Helena Molina-Abril, Pedro Real, Pablo Sánchez-Cuevas y Antonio Ríos-Navarro | #27: Diseño, configuración y evaluación de cluster de Raspberry pi para el procesamiento paralelo de vídeo. Luis Muñoz Saavedra, Lourdes Miró Amarante y Manuel Domínguez Morales |
| | #86: Scheduling paralelo sobre clústeres heterogéneos: Microreología Activa como caso de estudio. Gloria Ortega, Francisco J. Orts, Antonio M. Puertas, Inmaculada García Fernández y Ester Martín Garzón | #84: Emulador HEVC INTRA en Matlab. Javier Ruiz Atencia, Otoniel López Granado, Manuel P. Malumbres y Miguel O. Martínez-Rach | #45: Experimentación Preliminar con un Trazador de Rayos para Relacionar Niveles de Abstracción. Alejandro Valero, Darío Suárez Gracia, Ruben Gran Tejero, Luis M. Ramos, Agustín Navarro-Torres, Adolfo Muñoz, Joaquín Ezpeleta, José Luis Briz, Ana C. Murillo, Eduardo Montijano, Javier Resano, María Villarroya-Gaudó, Jesús Alastruey-Benedé, Enrique Torres, Pedro Álvarez, Pablo Ibáñez y Víctor Vinals-Yúfera |
| 13:00 a 13:30 | Clausura, Lugar: Auditorio | | |
| 13:30 a 15:30 | Almuerzo (Restaurante Globo, ubicado a pocos minutos caminando desde el Complejo Cultural San Francisco) | | |
| 17:30 a 22:30 | Excursión: Los Barruecos, Museo Vostell y cena (salida en autobús a las 17:30 desde el Complejo Cultural San Francisco, se recomienda llevar calzado cómodo) | | |

PONENCIAS – MIÉRCOLES 18

Francisco J. Gálvez Ramírez (ABDProf Consultores)

Título: Frameworks actuales para el desarrollo de la Computación Cuántica

Descripción:

En los últimos años grandes empresas como IBM, Google, Intel o Microsoft y otras no tan conocidas como Rigetti o Dwave han trabajado en el desarrollo de sistemas y entornos que permitan el desarrollo de programas que se ejecuten sobre ordenadores cuánticos. Actualmente existen algunos de estos ordenadores en el mercado que ofrecen empresas como IBM, Dwave o Rigetti. El próximo reto que tenemos ante nosotros es la adopción de un nuevo tipo de programación que haciendo uso de una algoritmia cuántica nos permita crear programas eficientes para este nuevo paradigma. En la conferencia veremos cuales son las últimas tendencias y los entornos que actualmente están disponibles para abordar este tipo de proyectos de programación cuántica.

Biografía:

Francisco Gálvez, Licenciado en Ciencias Físicas y máster en Física Avanzada por la Universidad de Valencia, ha trabajado 18 años en IBM y en los últimos años estuvo trabajando con la IBM Quantum Experience, difundiendo las herramientas de computación cuántica de IBM en España. Actualmente colabora con ABDProf en un proyecto de diseño e implementación de simuladores cuánticos cuyo objetivo es proporcionar entornos para el aprendizaje y la experimentación con algoritmos cuánticos.

PONENCIAS – JUEVES 18

Mikel Luján (School of Computer Science at the University of Manchester)

Título: From PAMELA to EuroEXA and RAIN in Manchester

Descripción:

The research areas covered by the Jornadas SARTECO, namely computer architecture and systems, parallelism and reconfigurable computing, are becoming increasingly intertwined and reap from crossfertilisation. In the PAMELA project, we started considering 3D scene understanding (also referred to as AR, VR, XR) as an important application domain that could drive heterogeneous computer systems. PAMELA has generated important insights for how to simulate and design hardware accelerators, as well as benchmarking frameworks such as SLAMBench (<https://github.com/pamela-project/slambench2>). The H2020 EuroEXA project is a co-design research program for HPC applications and architectures. We are investigating how reconfigurable technologies can be embraced for acceleration of computation, networking and storage operations. In the RAIN Hub, we are extending 3D scene understanding to include dynamic objects as well as considering extreme environments. This talk will cover mainly the PAMELA project, and ongoing research for the EuroEXA and the RAIN hub projects. The common thread will be the lessons that we are learning on programming and designing future heterogeneous computer architectures.

Biografía:

Prof. Mikel Luján is the ARM/Royal Academy of Engineering Research Chair in Computer Systems at the University of Manchester since 2019. He is also the director of the ARM Centre of Excellence at the University of Manchester and held a Royal Society Research Fellowship since 2008 until 2017. In an industrial setting, he is the Chief Scientific Advisor of the spin off company (Amanieu Systems) which is commercialising research on Dynamic Binary Translation for modern ARM processors. Since his first paper in OOPSLA 2000, Mikel has authored more than 130 refereed papers and has amassed a rich research experience extending to a range of topics from parallel programming to many-core architectures, passing by machine learning and FPGAs. For example, in the last two years he has published papers in ACM TOPLAS, IEEE TOC, ICRA, HPCA, PLDI (distinguished paper award), FCCM, VEE, and ISPASS (best paper award). In other words, he is investigating low power many-core systems considering the full stack. Mikel is well known for his contributions in speculative parallelisation, transactional memory and dynamic binary modification and translation for ARM.

PONENCIAS – VIERNES 18

María José Martín Santamaría (Departamento de Ingeniería de Computadores de la Universidade da Coruña)

Título: Nuevas tendencias en tolerancia a fallos para aplicaciones paralelas

Descripción:

Estudios recientes demuestran que, a medida que los sistemas paralelos evolucionan, el tiempo medio hasta fallo del sistema también se reduce. Por tanto, las aplicaciones largas necesitarán incorporar algún mecanismo de tolerancia a fallos, no solamente para garantizar la finalización de sus ejecuciones, sino también para ahorrar energía. En esta conferencia discutiremos diferentes soluciones para dotar de tolerancia a fallos a las aplicaciones paralelas. Empezaremos viendo las soluciones tradicionales basadas en parada y reinicio utilizando ficheros de checkpointing, para pasar a continuación a revisar la alternativa en la que se están focalizando los esfuerzos de investigación en la actualidad, la construcción de aplicaciones resilientes.

Biografía:

María J. Martín es Profesora Titular de Universidad y Directora del Departamento de Ingeniería de Computadores de la Universidade da Coruña. Tiene reconocidos 3 sexenios de investigación y está acreditada como Catedrática de Universidad desde 2015. Su principal área de investigación es la computación de altas prestaciones y, más específicamente, la computación paralela y distribuida y la tolerancia a fallos. En esta última línea ha dirigido recientemente 3 tesis doctorales centradas en la tolerancia a fallos de aplicaciones MPI, con especial énfasis en la escalabilidad. Ha sido co-autora de más de 100 artículos internacionales en el campo de la computación de altas prestaciones y ha participado de forma activa en más de 20 proyectos nacionales y regionales, siendo Investigadora Principal de uno de ellos centrado en tolerancia a fallos para aplicaciones MPI. Los resultados de su investigación han dado lugar a 4 registros software, 4 contratos con el CESGA (Centro de Supercomputación de Galicia) y 3 contratos con Hewlett-Packard para transferencia de tecnología. Ha participado en el Comité de Programa de varias conferencias internacionales como Europar y CCGRID, entre otras. También ha formado parte de la Comisión Evaluadora de Proyectos del Plan Nacional de I+D (área TIN) y del Comité Técnico de Evaluación de los contratos postdoctorales Juan de la Cierva.

